

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-026122

(43)Date of publication of application : 25.01.2002

(51)Int.Cl.

H01L 21/768

H01L 21/3065

(21)Application number : 2000-201742

(71)Applicant : SONY CORP

(22)Date of filing : 04.07.2000

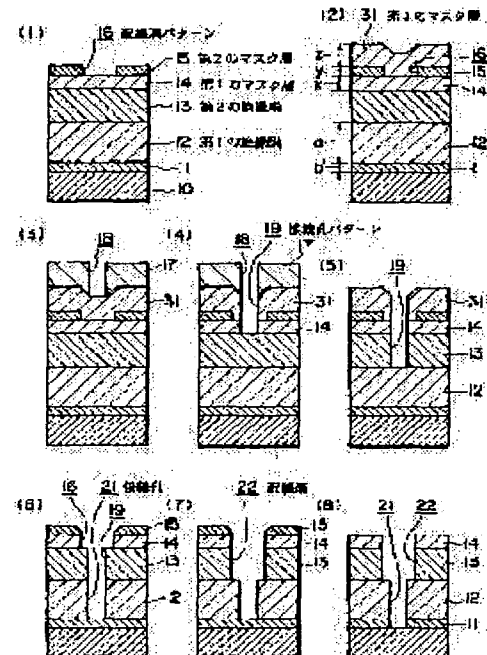
(72)Inventor : MIYATA KOJI

(54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To realize accurate and highly reliable processing of interconnection trenches for eliminating short defects between trench interconnections by suppressing the expansion of an interconnection trench pattern caused, when forming the interconnection trench pattern in a lower hard mask by etching using an upper hard mask, in the formation of the interconnection trenches and connection holes, using the two layers of the hard masks.

SOLUTION: A method of manufacturing a semiconductor device comprises formation of a connection hole 21 in a first insulation film 12 and formation of an interconnection trench 22 in a second insulation film 13, using a plurality of mask layers. These mask layers are formed by a method which includes a process of forming a first mask layer 14, formed of a material having the same quality as that of the first insulation film 12 on the second insulation film 13; a process of forming a second mask layer 15 on the first layer; a process of forming the interconnection trench pattern 16 in the second mask layer 15; a process of forming a third mask layer 31, formed of a material having the same quality as that of the first mask layer 14 on the interconnection trench pattern 16; and a process of forming a connection hole pattern 19 through the third mask layer 31 and the first mask layer 14.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-26122

(P2002-26122A)

(43) 公開日 平成14年1月25日 (2002.1.25)

(51) Int.Cl.⁷

識別記号

F I

デフォルト* (参考)

H 0 1 L 21/768
21/3065H 0 1 L 21/90
21/302A 5 F 0 0 4
J 5 F 0 3 3

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2000-201742(P2000-201742)

(22) 出願日 平成12年7月4日 (2000.7.4)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 宮田 幸児

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

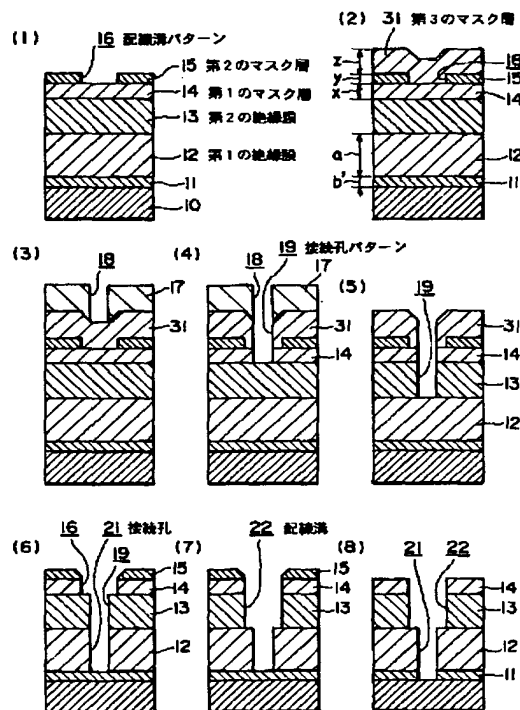
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 2層のハードマスクを用いて配線溝と接続孔とを形成する際に、上層ハードマスクを用いて下層ハードマスクに配線溝パターンをエッチング形成するときに生じる配線溝パターンの拡大現象を抑制し、高精度で信頼性の高い配線溝加工を実現して、溝配線の短絡不良を無くす。

【解決手段】 複数層のマスク層を用いて、第1の絶縁膜12に接続孔21を形成するとともに、第2の絶縁膜13に配線溝22を形成する半導体装置の製造方法であって、複数層のマスク層は、第2の絶縁膜13上に第1の絶縁膜12と同質の材料で第1のマスク層14を形成し、その上に第2のマスク層15を形成した後第2のマスク層15に配線溝パターン16を形成し、さらにその上に第3のマスク層31を第1のマスク層14と同質の材料で形成した後、第3のマスク層31と第1のマスク層14とに接続孔パターン19を連通して、形成される。



【特許請求の範囲】

【請求項 1】 接続孔が形成される第 1 の絶縁膜と、前記接続孔に通じる配線溝が形成される第 2 の絶縁膜とを積層形成する工程と、

前記第 2 の絶縁膜上に複数層のマスク層を形成する工程と、

前記複数層のマスク層を用いて、前記第 1 の絶縁膜に接続孔を形成するとともに、前記第 2 の絶縁膜に配線溝を形成する工程とを備えた半導体装置の製造方法であって、

前記複数層のマスク層を形成する工程は、

前記第 2 の絶縁膜上に接続孔パターンが形成される第 1 のマスク層を前記第 1 の絶縁膜と同質の材料で形成する工程と、

前記第 1 のマスク層上に第 2 のマスク層を形成した後前記第 2 のマスク層に配線溝パターンを形成する工程と、前記配線溝パターン内を含む前記第 2 のマスク層上に第 3 のマスク層を前記第 1 のマスク層と同質の材料で形成する工程と、

前記第 3 のマスク層と前記第 1 のマスク層とを連通した接続孔パターンを形成する工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項 2】 前記第 2 の絶縁膜上に形成した複数層のマスク層を用いて、前記第 1 の絶縁膜に接続孔を形成するとともに、前記第 2 の絶縁膜に配線溝を形成する工程は、

前記第 3 のマスク層と前記第 1 のマスク層とをエッチングマスクに用いて前記第 2 の絶縁膜に接続孔パターンを延長形成する工程と、

前記第 3 のマスク層と前記第 1 のマスク層とをエッチングして前記第 2 のマスク層に前記配線溝パターンを再形成した後、前記第 2 のマスク層をエッチングマスクに用いて前記第 1 のマスク層に配線溝パターンを延長形成するとともに、前記前記第 2 の絶縁膜をエッチングマスクに用いて前記第 1 の絶縁膜に接続孔を形成する工程と、前記第 2 のマスク層をエッチングマスクに用いて前記第 2 の絶縁膜に配線溝を形成する工程とを備えたことを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】 前記第 3 のマスク層の膜厚は、前記第 2 のマスク層の膜厚以上、前記第 1 の絶縁膜の膜厚と前記第 1 の絶縁膜の下層に形成されたエッチングストッパ層を酸化シリコン膜のエッチング量に換算した膜厚との和から前記第 1 のマスク層の膜厚を引いた値以下とすることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 4】 前記第 3 のマスク層を形成した後、前記第 3 のマスク層の表面を平坦化する工程を備えたことを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 5】 前記第 3 のマスク層の表面を平坦化した後、

前記第 3 のマスク層と前記第 1 のマスク層とに連通した接続孔パターンを形成する工程を行う際に前記第 3 のマスク層表面に反射防止膜を形成することを特徴とする請求項 4 記載の半導体装置の製造方法。

【請求項 6】 前記第 2 の絶縁膜上に形成した複数層のマスク層を用いて、前記第 1 の絶縁膜に接続孔を形成するとともに、前記第 2 の絶縁膜に配線溝を形成する工程は、

前記第 3 のマスク層と前記第 1 のマスク層とをエッチングマスクに用いて前記第 2 の絶縁膜に接続孔パターンを延長形成する工程と、

前記第 3 のマスク層と前記第 1 のマスク層とをエッチングして前記第 2 のマスク層に前記配線溝パターンを再形成した後、前記第 2 のマスク層をエッチングマスクに用いて前記第 1 のマスク層に配線溝パターンを延長形成するとともに、前記前記第 2 の絶縁膜をエッチングマスクに用いて前記第 1 の絶縁膜に接続孔を形成する工程と、前記第 2 のマスク層をエッチングマスクに用いて前記第 2 の絶縁膜に配線溝を形成する工程とを備えたことを特徴とする請求項 4 記載の半導体装置の製造方法。

【請求項 7】 前記第 3 のマスク層の表面を平坦化する工程を行った後における前記第 3 のマスク層の膜厚は、前記第 2 のマスク層の膜厚以上、前記第 1 の絶縁膜の膜厚と前記第 1 の絶縁膜の下層に形成されたエッチングストッパ層を酸化シリコン膜のエッチング量に換算した膜厚との和から前記第 1 のマスク層の膜厚を引いた値以下とすることを特徴とする請求項 4 記載の半導体装置の製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、詳しくはいわゆるデュアルハードマスクを用いたデュアルダマシン構造の形成方法を備えた半導体装置の製造方法に関する。

【0002】

【従来の技術】デュアルダマシン構造の配線構造では、接続孔が形成される接続層に酸化シリコン層を用い、溝配線が形成される配線層に有機膜を用い、下層ハードマスクに酸化シリコン膜を用い、上層ハードマスクに窒化シリコン膜を用いられている。

【0003】以下、従来のデュアルハードマスク法を用いた溝配線の製造方法を、図 3 の製造工程断面図によって説明する。

【0004】図示はしないが、例えば、既知の半導体プロセス技術によって半導体基板上に半導体素子、配線等を形成した後、上記半導体素子、配線等を覆う層間絶縁膜を形成する。次いで上記層間絶縁膜上に、例えば銅の拡散を防止するための窒化シリコン膜を形成し、さらに溝配線が形成される絶縁膜を例えば酸化シリコン膜で形成する。

【0005】次に、通常の溝配線の形成技術を用いて、上記酸化シリコン膜に配線を形成するための溝を形成する。そして、溝の内面に銅の拡散を防止するバリア層を形成し、さらに溝の内部に上記バリア層を介して銅を埋め込んだ後、酸化シリコン膜上の余分な銅およびバリア層を除去して、溝の内部に第1の配線を形成する。このようにして、図3の(1)に示すような基体110が形成される。

【0006】その後、例えば、PE（プラズマエンハンサメント）-CVD（化学的気相成長）法によって、上記基体110上に銅の拡散を防止するための窒化シリコン膜からなるバリア層111を例えば50nmの厚さに成膜する。次いで、例えばPE-CVD法によって、上記バリア層111上に接続孔が形成される接続層となる第1の絶縁膜112を、例えば酸化シリコン膜を500nmの厚さに成膜して形成する。

【0007】次に、例えばPE-CVD法によって、上記第1の絶縁膜112上に有機膜を例えば400nmの厚さに成膜して第2の絶縁膜113を形成する。

【0008】次いで、化学的気相成長（以下CVDという、CVDはChemical Vapor Depositionの略）法もしくは物理的気相成長（以下PVDという、PVDはPhysical Vapor Depositionの略）法によって、上記第2の絶縁膜113上に下層ハードマスク114を例えば200nmの厚さの酸化シリコン膜で形成する。さらに、上記下層ハードマスク114上に上層ハードマスク115を例えば100nmの厚さの窒化シリコン膜で形成する。

【0009】次いで図示はしないが、レジスト塗布およびリソグラフィー技術により溝を形成するエッチングマスクとなるレジストマスク（図示せず）を形成した後、このレジストマスクを用いたエッチング技術によって、上記上層ハードマスク115を例えば異方性エッチングして配線溝を形成するための開口部116を形成する。その後、上記レジストマスクを通常のレジスト除去技術によって除去する。

【0010】次に、図3の(2)に示すように、レジスト塗布技術によって、上記開口部116内を含む上層ハードマスク115上にレジスト膜117を形成する。そしてリソグラフィー技術によって、上記レジスト膜117に接続孔を形成するための開口部118を形成する。

【0011】上記窒化シリコン膜からなる上層ハードマスク115のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン（ CHF_3 ）（供給流量を例えば $20\text{ cm}^3/\text{min}$ ）、アルゴン（Ar）（供給流量を例えば $200\text{ cm}^3/\text{min}$ ）および酸素（ O_2 ）

（供給流量を例えば $10\text{ cm}^3/\text{min}$ ）を用い、エッチング雰囲気圧力を 10 Pa 、基板温度を 0°C に設定した。

【0012】次に、図3の(3)に示すように、上記レ

ジスト膜117をマスクに用いて、エッチング技術によって、上記下層ハードマスク114を例えば異方性エッチングして接続孔パターン119を形成する。

【0013】上記酸化シリコン膜からなる下層ハードマスク114のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、オクタフルオロシクロブタン（ C_4F_8 ）（供給流量を例えば $20\text{ cm}^3/\text{min}$ ）、アルゴン（Ar）（供給流量を例えば $200\text{ cm}^3/\text{min}$ ）および酸素（ O_2 ）（供給流量を例えば $10\text{ cm}^3/\text{min}$ ）を用い、エッチング雰囲気圧力を 10 Pa 、基板温度を 0°C に設定した。

【0014】さらに図3の(4)に示すように、上記下層ハードマスク114をマスクに用いてエッチングを進め、有機膜からなる第2の絶縁膜113に上記接続孔パターン119を延長形成する。このエッチングは、酸化シリコン膜からなる下層ハードマスク114をエッチングマスクに用いて有機膜をエッチングするため、酸化シリコン膜からなる第1の絶縁膜112はエッチングストッパとして機能する。またこのエッチングでは、上記レジストマスク117〔前記図3の(3)参照〕もエッチングされて除去されるため、レジストマスク117のみを除去するためのエッチングプロセスは必要としない。

【0015】この有機膜のエッチング条件の一例としては、例えば電子サイクロトロン共鳴（以下ECRという、ECRはElectron Cyclotron Resonanceの略）エッチング装置を用い、エッチングガスに、アンモニア（ NH_3 ）（供給流量を例えば $100\text{ cm}^3/\text{min}$ ）を用い、エッチング雰囲気圧力を 3 Pa に設定した。

【0016】次いで、図3の(5)に示すように、前記上層ハードマスク115をエッチングマスクに用いて配線溝パターン116を上記下層ハードマスク114に延長形成するとともに、第2の絶縁膜113をエッチングマスクに用いて上記第1の絶縁膜112に接続孔121を形成する。このエッチングでは、上層ハードマスク115に500nmの厚さの酸化シリコン膜をエッチングするだけのオーバエッチングがかかる。そのため、配線溝パターン116の後退が生じる。

【0017】次いで、図3の(6)に示すように、上記上層ハードマスク115および上記下層ハードマスク114をエッチングマスクに用いて上記第2の絶縁膜113に配線溝122を形成する。

【0018】さらに、図3の(7)に示すように、第1の絶縁膜112をエッチングマスクにして接続孔121の底部に露出している窒化シリコン膜からなるバリア層111をエッチングによって除去する。このとき、上層ハードマスク115〔前記図3の(6)参照〕も同時に除去される。この窒化シリコン膜のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン（CH

F_3) (供給流量を例えば $20 \text{ cm}^3/\text{min}$)、アルゴン (Ar) (供給流量を例えば $200 \text{ cm}^3/\text{min}$) および酸素 (O_2) (供給流量を例えば $10 \text{ cm}^3/\text{min}$) を用い、エッチング雰囲気圧力を 1.0 Pa 、基板温度を 0°C に設定した。

【0019】このようにして、第2の絶縁膜113に配線溝122を形成するとともに第1の絶縁膜112に第1の配線(図示せず)に通じる接続孔121が形成される。

【0020】

【発明が解決しようとする課題】しかしながら、従来の技術では、上層ハードマスクに対するエッチング選択性が不十分なため、上層ハードマスクをエッチングマスクに用いて下層ハードマスクに配線溝パターンを形成すると配線溝パターンが拡大して形成されるという問題が生じる。マスクに形成される配線溝パターンが拡大すると、第2の絶縁膜に形成される配線溝が設計寸法よりも拡大形成されるため、配線溝に導電材料を埋め込んで配線を形成した際に、短絡不良が起こる。

【0021】配線溝の拡大を防ぐためには、上層ハードマスクを厚膜化することが効果的である。しかしながら、上層ハードマスクを厚膜化すると、下層ハードマスクに接続孔パターンを形成するためのフォトリソグラフィ工程で問題が発生する。通常、段差を有するフォトリソグラフィ工程では、感光レジストの下地として膜厚が $50 \text{ nm} \sim 100 \text{ nm}$ 程度の反射防止膜を形成することが行われる。反射防止膜を形成することにより、露光時に照射された光線の下地からの反射を防いで解像度を向上させている。しかしながら、反射防止膜の形成時に段差があると、反射防止膜の成膜を均一に行うことができないため、フォトリソグラフィ工程での解像度が低下するという課題が生じる。特に、下地段差が 100 nm を越えるような場合には、反射防止膜を良好な状態に形成することが困難になる。

【0022】例えば、接続孔パターンを形成するための開口部を形成するフォトリソグラフィ工程の最小解像径は高さが 100 nm の段差で $0.22 \mu\text{m}$ である。また、高さが 200 nm の段差で $0.25 \mu\text{m}$ となる。このように、段差が低いほど、フォトリソグラフィ工程での解像度が高くなる。特に、段差の高さを 100 nm 以下のすることが重要となっている。したがって、上層ハードマスクは、 100 nm よりも厚く形成することは困難となっていた。

【0023】なお、下地段差による反射の影響を受けない、すなわち反射防止膜を用いない露光方法として、電子線直接描画があるが、この露光方法はコストが高くなるため、現在のところ量産向けの技術とはなっていない。

【0024】

【課題を解決するための手段】本発明は、上記課題を解

決するためになされた半導体装置の製造方法である。

【0025】本発明の半導体装置の製造方法は、接続孔が形成される第1の絶縁膜と、前記接続孔に通じる配線溝が形成される第2の絶縁膜とを積層形成する工程と、前記第2の絶縁膜上に複数層のマスク層を形成する工程と、前記複数層のマスク層を用いて、前記第1の絶縁膜に接続孔を形成するとともに、前記第2の絶縁膜に配線溝を形成する工程とを備えた半導体装置の製造方法であって、前記複数層のマスク層を形成する工程は、前記第2の絶縁膜上に接続孔パターンが形成される第1のマスク層を前記第1の絶縁膜と同質の材料で形成する工程と、前記第1のマスク層上に第2のマスク層を形成した後前記第2のマスク層に配線溝パターンを形成する工程と、前記配線溝パターン内を含む前記第2のマスク層上に第3のマスク層を前記第1のマスク層と同質の材料で形成する工程と、前記第3のマスク層と前記第1のマスク層とを連通した接続孔パターンを形成する工程とを備えている。

【0026】上記半導体装置の製造方法では、配線溝パターン内を含む第2のマスク層上に第3のマスク層を形成する工程を備えていることから、酸化シリコン膜のエッチングを行って第1の絶縁膜に接続孔を形成する際に、エッチングの初期には第3のマスク層がエッチングされ、第2のマスク層は第3のマスク層によって保護された状態となる。そして、酸化シリコン膜のエッチングによって第3のマスク層が除去されて第2のマスク層が露出すると、その後は、第2のマスク層がエッチングマスクになって第1のマスク層に配線溝パターンが延長形成されるとともに、第2の絶縁膜がエッチングマスクになって第1の絶縁膜に接続孔が貫通形成されることになる。

【0027】このように、接続孔を形成するためのエッチングでは、第3のマスク層が形成されていることにより、接続孔の形成および配線溝パターンの形成を行うエッチングの全ての負荷が第2のマスク層に加わらなくなる。すなわち、エッチング初期では第3のマスク層にエッチングが加わり、第3のマスク層がエッチング除去された後に、第2のマスク層がエッチングマスクとなるので、オーバエッチングを施しても第2のマスク層が過剰にエッチングされることが無くなる。

【0028】しかも、第3のマスク層は第1のマスク層と同質の材料で形成されていることから、第1のマスク層がエッチングされるにともない第3のマスク層もエッチングされ、第1の絶縁膜に接続孔が形成される時点では除去されていることになる。そのため、第3のマスク層を除去する工程を設ける必要がない。

【0029】また、第3のマスク層を形成したことにより、第2のマスク層の厚さを厚く形成する必要がないので、第2のマスク層の厚さを 100 nm 以下とすることが可能になる。それによって、第2のマスク層上に形成

される第3のマスク層表面の段差も100nm以下とすることが可能になる。そのため、接続孔パターンを形成するためのリソグラフィ工程における段差による解像度の低下が抑制される。

【0030】また、第2の絶縁膜上に接続孔パターンが形成される第1のマスク層を第1の絶縁膜と同質の材料で形成する工程を備えていることから、第1のマスク層をエッチングマスクにして第2の絶縁膜をエッチングする際に、第1の絶縁膜がエッチングストップの機能を果たす。

【0031】

【発明の実施の形態】本発明の半導体装置の製造方法に係る第1の実施の形態を、図1の製造工程断面図によって説明する。

【0032】図示はしないが、例えば、既知の半導体プロセス技術によって半導体基板上に半導体素子、配線等を形成した後、上記半導体素子、配線等を覆う層間絶縁膜を形成する。次いで上記層間絶縁膜上に、例えば銅の拡散を防止するための窒化シリコン膜を形成し、さらに溝配線が形成される絶縁膜を例えば酸化シリコン膜で形成する。次に、通常の溝配線の形成技術を用いて、上記酸化シリコン膜に配線を形成するための溝を形成する。そして、溝の内面に銅の拡散を防止するバリア層を形成し、さらに溝の内部に上記バリア層を介して銅を埋め込んだ後、酸化シリコン膜上の余分な銅およびバリア層を除去して、溝の内部に第1の配線を形成する。このようにして、図1の(1)に示す基体10が形成される。

【0033】その後、例えば、PE-CVD法によって、上記基体10上に銅の拡散を防止するための窒化シリコン膜からなるバリア層11を例えば50nmの厚さに成膜する。次いで、例えばPE-CVD法によって、上記バリア層11上に接続孔が形成される接続層となる第1の絶縁膜12を、例えば酸化シリコン膜を500nmの厚さに成膜して形成する。この第1の絶縁膜12は、下層配線となる第1の配線(図示せず)と、後に形成する上層配線となる第2の配線との間の絶縁性を保つ配線層間の絶縁膜(ILD: Inter Level Dielectrics)となる。

【0034】次に、例えばPE-CVD法によって、上記第1の絶縁膜12上に有機膜を例えば400nmの厚さに成膜して第2の絶縁膜13を形成する。この第2の絶縁膜13は後に形成する上層配線となる第2の配線間の絶縁性を保つ配線間の絶縁膜(IMD: Inter Metal Dielectrics)となる。

【0035】次いで、化学的気相成長(以下CVDという、CVDはChemical Vapor Depositionの略)法もしくは物理的気相成長(以下PVDという、PVDはPhysical Vapor Depositionの略)法によって、上記第2の絶縁膜13上に下層ハードマスク14を例えば200nmの厚さの酸化シリコン膜で形成する。さらに、上記下層

ハードマスク14上に上層ハードマスク15を例えば100nmの厚さの窒化シリコン膜で形成する。

【0036】次いで図示はしないが、レジスト塗布およびリソグラフィ技術により溝を形成するエッチングマスクとなるレジストマスク(図示せず)を形成した後、このレジストマスクを用いたエッチング技術によって、上記第2のマスク層15を例えば異方性エッチングして配線溝を形成するための配線溝パターン16を形成する。その後、上記レジストマスクを通常のレジスト除去技術によって除去する。

【0037】第1のマスク層15のエッチング条件は、一例として、マグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン(CHF_3) (供給流量を例えば $20\text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200\text{ cm}^3/\text{min}$) および酸素(O_2) (供給流量を例えば $10\text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を10Pa、基板温度を0℃に設定した。

【0038】次に、図1の(2)に示すように、成膜技術によって、上記配線溝パターン16内を含む第2のマスク層15上に第3のマスク層31を、例えば300nmの厚さに形成する。上記第3のマスク層31は、高密度プラズマCVD装置を用いて成膜することができる。高密度プラズマCVD装置による成膜では、段差を平滑化しつつ成膜することができるので、その後のレジスト露光プロセスにおける解像度が改善される。

【0039】上記第3のマスク層31は、高密度プラズマCVD装置による成膜の他に、例えば、平行平板型プラズマCVD装置を用いて成膜されたものであってもよく、または塗布装置(例えば回転塗布装置)を用いて、例えばSOG(Spin on glass)で成膜されたものであってもよい。

【0040】また、上記第3のマスク層31の膜厚 z は、第2のマスク層15の膜厚 y 以上、第1の絶縁膜12の膜厚 a と第1の絶縁膜12の下層に形成されたエッチングストップ層となるバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和から第1のマスク層14の膜厚 x を引いた値以下とする。

【0041】第1の実施の形態では、第2のマスク層15は $y=100\text{ nm}$ の厚さに形成されていることから、第3のマスク層31の膜厚下限値は $z \geq 100\text{ nm}$ となる。一方、第1の絶縁膜12の膜厚 a は500nmである。また、バリア層11は窒化シリコン膜で $b'=50\text{ nm}$ の厚さに形成されていることから、窒化シリコン膜に対する酸化シリコン膜のエッチング選択比を10とすれば、バリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b は500nmとなる。したがって、第1の絶縁膜12の膜厚 a とバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和は1000nmになり、それから第1のマスク層14の膜厚 $y=200$

nmを引くと、第3のマスク層15の膜厚上限値は $z \leq 800$ nmとなる。

【0042】 によって、第3のマスク層31は、100 nm以上800 nm以下の膜厚 z に形成される必要がある。望ましくは、第3のマスク層31は、第1の絶縁膜12の膜厚 a から第1のマスク層14の膜厚 x を引いた値(例えば300 nm)に形成されることが好ましい。

【0043】 次に、図1の(3)に示すように、レジスト塗布技術によって、上記第3のマスク層31上にレジスト膜17を形成する。そしてリソグラフィ技術によって、上記レジスト膜17に接続孔を形成するための開口部18を形成する。なお、レジスト膜17を形成する前に、上記第3のマスク層31表面に反射防止膜(図示せず)を形成しておくことが好ましい。この反射防止膜を有機材料で形成することにより、後の工程でレジスト膜17が除去される際にそれとともに反射防止膜も除去される。反射防止膜が有機以外の材料で形成されている場合には、レジスト膜17が除去された後、例えばエッチング等により選択的に反射防止膜を除去してもよい。

【0044】 次に、図1の(4)に示すように、上記レジスト膜17をマスクに用いて、エッチング技術によって、上記酸化シリコン膜からなる上記第3のマスク層31と上記第1のマスク層14を例えば異方性エッチングして上記開口部18が延長形成してなる接続孔パターン19を形成する。

【0045】 上記酸化シリコン膜からなる上記第3のマスク層31および第1のマスク層14のエッチング条件は、一例として、マグネトロン型エッチング装置を用い、エッチングガスに、オクタフルオロシクロブタン(C_4F_8) (供給流量を例えば $20 \text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200 \text{ cm}^3/\text{min}$) および酸素(O_2) (供給流量を例えば $10 \text{ cm}^3/\text{min}$)を用い、基板温度を 0°C に設定した。

【0046】 さらに図1の(5)に示すように、上記第3のマスク層31と上記第1のマスク層14をマスクに用いてエッチングを進め、有機膜からなる第2の絶縁膜13に上記接続孔パターン19を延長形成する。このエッチングは、酸化シリコン膜からなる上記第3のマスク層31と第1のマスク層14とをエッチングマスクに用いて有機膜からなる第2の絶縁膜13をエッチングするため、酸化シリコン膜からなる第1の絶縁膜12はエッチングストッパとして機能する。またこのエッチングでは、上記レジスト膜17〔前記図1の(4)参照〕もエッチングされて除去されるので、レジスト膜17のみを除去するためのエッチングプロセスは必要としない。

【0047】 上記有機膜(第2の絶縁膜13、レジスト膜17)のエッチング条件の一例としては、ECRエッチング装置を用い、エッチングガスに、アンモニア(NH_3) (供給流量を例えば $100 \text{ cm}^3/\text{min}$)を用

い、エッチング雰囲気圧力を3 Paに設定した。

【0048】 次いで、図1の(6)に示すように、酸化シリコン膜のエッチングを行う。このエッチングによって、接続孔パターン19底部の酸化シリコン膜で形成されている第1の絶縁膜12をエッチングして、第1の絶縁膜12に接続孔21を形成する。また、第3のマスク層31〔前記図1の(5)参照〕も酸化シリコン膜で形成されているので、このエッチングによって第3のマスク層31もエッチングされる。そして、第3のマスク層31は第1の絶縁膜12よりも薄く形成されているので、第1の絶縁膜12に接続孔21が貫通形成される前に、第3のマスク層31はエッチング除去され、第2のマスク層15が露出する。

【0049】 その後は、前記第2のマスク層15をエッチングマスクに用いて上記第1のマスク層14に配線溝パターン16が延長形成されるとともに、第2の絶縁膜13をエッチングマスクに用いて上記第1の絶縁膜12に接続孔21を貫通形成される。

【0050】 上記エッチングでは、上記第3のマスク層31が形成されていたので、接続孔21の形成および配線溝パターン16の再形成を行うエッチング全てが第2のマスク層15に加わらない。すなわち、エッチング初期では第3のマスク層31にエッチングが加わり、第3のマスク層31がエッチング除去された後に、第2のマスク層15がエッチングマスクとなるので、第2のマスク層15が過剰にエッチングされることが無くなる。すなわち、このエッチングでは、第2のマスク層15には200 nmの厚さの酸化シリコン膜をエッチングするだけのオーバエッチングがかかるだけである。そのため、配線溝パターン16の周辺部における第2のマスク層15のいわゆる肩落ちは生じても配線溝パターン16が後退して、配線溝パターン16が拡大されることはない。

【0051】 さらに図1の(7)に示すように、酸化シリコン膜からなる上記第2のマスク層15および上記第1のマスク層14をエッチングマスクに用いて、上記第2の絶縁膜13に配線溝22を形成する。

【0052】 さらに、図1の(8)に示すように、第1の絶縁膜12をエッチングマスクに用いて接続孔21の底部に露出している窒化シリコン膜からなるバリア層11をエッチングによって除去する。このとき、窒化シリコン膜からなる第2のマスク層15〔前記図1の(7)参照〕も同時に除去する。その際、第1のマスク層14がエッチングストッパとなる。この窒化シリコン膜のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン(CHF_3) (供給流量を例えば $20 \text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200 \text{ cm}^3/\text{min}$) および酸素(O_2) (供給流量を例えば $10 \text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を10 Pa、基板温度を 0°C に設定した。

【0053】このようにして、第2の絶縁膜13に配線溝22を形成するとともに第1の絶縁膜12に第1の配線（図示せず）に通じる接続孔21が形成される。

【0054】上記第1の実施の形態で説明した半導体装置の製造方法では、配線溝パターン16内を含む第2のマスク層15上に第3のマスク層31を形成することから、酸化シリコン膜のエッチングを行って第1の絶縁膜12に接続孔21を形成する際に、エッチングの初期には第3のマスク層31がエッチングされ、第2のマスク層15は第3のマスク層31に保護された状態となる。

【0055】そして、酸化シリコン膜のエッチングによって第3のマスク層31が除去されて第2のマスク層15が露出すると、その後は、第2のマスク層15がエッチングマスクになって第1のマスク層14に配線溝パターン16が延長形成されるとともに、第2の絶縁膜13がエッチングマスクになって第1の絶縁膜12に接続孔21が貫通形成されることになる。

【0056】このように、接続孔21を形成するためのエッチングでは、第3のマスク層31が形成されていることにより、接続孔21の形成および配線溝パターン16の形成を行うエッチングの全ての負荷が第2のマスク層15に加わらなくなる。すなわち、エッチング初期では第3のマスク層31にエッチングが加わり、第3のマスク層31がエッチング除去された後に、第2のマスク層15はエッチングマスクとなるので、オーバエッチングを施しても第2のマスク層15が過剰にエッチングされることが無くなる。

【0057】しかも、第3のマスク層31は第1のマスク層14と同質の材料で形成されていることから、第1のマスク層14がエッチングされるにともない第3のマスク層31もエッチングされ、第1の絶縁膜12に接続孔21が形成される時点では除去されていることになる。そのため、第3のマスク層31を除去する工程を設ける必要がない。

【0058】また、第2のマスク層15の厚さを厚く形成する必要がないので、第2のマスク層15の膜厚 y を100nm以下とすることが可能になる。それによって、第2のマスク層14上に形成される第3のマスク層31表面の段差も100nm以下とすることが可能になる。そのため、接続孔パターン19を形成するためのリソグラフィ工程における段差による解像度の低下が抑制される。

【0059】また、第2の絶縁膜13上に接続孔パターン19が形成される第1のマスク層14を第1の絶縁膜12と同質の材料で形成することから、第1のマスク層14をエッチングマスクにして第2の絶縁膜13をエッチングする際に、第1の絶縁膜12がエッチングストップの機能を果たす。

【0060】次に、第3のマスク層31の膜厚について詳細に説明する。

【0061】第3のマスク層31は、前記説明したように、第2のマスク層15の膜厚 y よりも厚く形成されている。それにより、第3のマスク層31を、第2のマスク層15上に第2のマスク層15を十分に被覆する状態に形成することが可能になる。

【0062】また、第3のマスク層15の膜厚 z を、第1の絶縁膜12の膜厚 a と第1の絶縁膜12の下層に形成されたエッチングストップ層となるバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和から第1のマスク層13の膜厚 x を引いた値以下としている。そのため、接続孔21を形成するエッチングの際に、第3のマスク層31をエッチング除去して第2のマスク層15を露出させることが可能になる。また、接続孔を形成するエッチングにおいて、第3のマスク層31を除去するためにオーバエッチングを行っても、第1の絶縁膜12の下地層となっているバリア層（エッチングストップ層）11を突き抜けて接続孔21が形成されることがない。

【0063】第1の実施の形態では、第2のマスク層15は $y=100\text{nm}$ の厚さに形成されていることから、第3のマスク層31の膜厚下限値は $z \geq 100\text{nm}$ となる。もし、第3のマスク層31が第2のマスク層15の膜厚 y （例えば100nm）よりも薄く形成された場合には、第2のマスク層15に対する被覆性、特に段差部における被覆性が不十分となって、接続孔を形成するためのエッチング時に第2のマスク層15が後退して配線溝パターン16が拡大する原因となる。

【0064】一方、第1の絶縁膜12の膜厚 a は500nmである。また、バリア層11は窒化シリコン膜で50nmの厚さに形成されていることから、窒化シリコン膜に対する酸化シリコン膜のエッチング選択比を10とすれば、バリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b は500nmとなる。したがって、第1の絶縁膜12の膜厚 a とバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和は1000nmになり、それから第1のマスク層14の膜厚 $x=200\text{nm}$ を引くと、第3のマスク層15の膜厚上限値は $z \leq 800\text{nm}$ となる。

【0065】もし、第3のマスク層31の膜厚 z が、第1の絶縁膜12の膜厚 a と、バリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和から第1のマスク層14の膜厚 x を引いた値（例えば800nm）よりも厚く形成された場合には、接続孔21がバリア層11を貫通して形成されても第2のマスク層15上に第3のマスク層31が残るため、第2のマスク層15を用いて第1のマスク層14に配線溝パターン16を延長形成することが困難になる。

【0066】よって、第3のマスク層31は、100nm以上800nm以下の膜厚に形成される必要がある。望ましくは、第3のマスク層31は、第1の絶縁膜12

の膜厚 a から第1のマスク層14の膜厚 x を引いた値(例えば300nm)に形成されることが好ましい。

【0067】次に、本発明の半導体装置の製造方法に係る第2の実施の形態を、図2の製造工程断面図によって説明する。図2では、前記図1によって説明したのと同様の構成部品には同一符号を付与した。

【0068】図示はしないが、例えば、既知の半導体プロセス技術によって半導体基板上に半導体素子、配線等を形成した後、上記半導体素子、配線等を覆う層間絶縁膜を形成する。次いで上記層間絶縁膜上に、例えば銅の拡散を防止するための窒化シリコン膜を形成し、さらに溝配線が形成される絶縁膜を例えば酸化シリコン膜で形成する。次に、通常の溝配線の形成技術を用いて、上記酸化シリコン膜に配線を形成するための溝を形成する。そして、溝の内面に銅の拡散を防止するバリア層を形成し、さらに溝の内部に上記バリア層を介して銅を埋め込んだ後、酸化シリコン膜上の余分な銅およびバリア層を除去して、溝の内部に第1の配線を形成する。このようにして、図2の(1)に示す基体10が形成される。

【0069】その後、例えば、PE-CVD法によって、上記基体10上に銅の拡散を防止するための窒化シリコン膜からなるバリア層11を例えば50nmの厚さに成膜する。次いで、例えばPE-CVD法によって、上記バリア層11上に接続孔が形成される接続層となる第1の絶縁膜12を、例えば酸化シリコン膜を500nmの厚さに成膜して形成する。この第1の絶縁膜12は、下層配線となる第1の配線(図示せず)と、後に形成する上層配線となる第2の配線との間の絶縁性を保つ配線層間の絶縁膜(ILD: Inter Level Dielectrics)となる。

【0070】次に、例えばPE-CVD法によって、上記第1の絶縁膜12上に有機膜を例えば400nmの厚さに成膜して第2の絶縁膜13を形成する。この第2の絶縁膜13は後に形成する上層配線となる第2の配線間の絶縁性を保つ配線間の絶縁膜(IMD: Inter Metal Dielectrics)となる。

【0071】次いで、化学的気相成長(以下CVDという、CVDはChemical Vapor Depositionの略)法もしくは物理的気相成長(以下PVDという、PVDはPhysical Vapor Depositionの略)法によって、上記第2の絶縁膜13上に第1のハードマスク層(下層ハードマスク)14を例えば200nmの厚さの酸化シリコン膜で形成する。さらに、上記第1のマスク層14上に第2のマスク層(上層ハードマスク)15を例えば100nmの厚さの窒化シリコン膜で形成する。

【0072】次いで図示はしないが、レジスト塗布およびリソグラフィ技術により溝を形成するエッチングマスクとなるレジストマスク(図示せず)を形成した後、このレジストマスクを用いたエッチング技術によって、上記第2のマスク層15を例えば異方性エッチングして

配線溝を形成するための配線溝パターン16を形成する。その後、上記レジストマスクを通常のレジスト除去技術によって除去する。

【0073】第1のマスク層15のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン(CHF_3) (供給流量を例えば $20\text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200\text{ cm}^3/\text{min}$)および酸素(O_2) (供給流量を例えば $10\text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を 10 Pa 、基板温度を 0°C に設定した。

【0074】次に、図2の(2)に示すように、成膜技術によって、上記配線溝パターン16内を含む第2のマスク層15上に第3のマスク層31を、例えば500nmの厚さに形成する。

【0075】次いで、図2の(3)に示すように、例えば化学的機械研磨によって、上記第3のマスク層31の表面を平坦化する。ここでは、第3のマスク層31の膜厚 z が例えば300nmになるまで第3のマスク層31の表面を研磨した。上記第3のマスク層31を研磨した後の膜厚 z は、第2のマスク層15の膜厚 y 以上、第1の絶縁膜12の膜厚 a と第1の絶縁膜12の下層に形成されたエッチングストップ層となるバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和から第1のマスク層14の膜厚 x を引いた値以下とする。また、第3のマスク層31の研磨する前の膜厚 z' は、研磨によって表面を平坦化するため、上記研磨後の設定膜厚に第3のマスク層31表面における段差以上の厚さ

〔例えば、(表面段差+50nm)~(表面段差+200nm)〕を加算した膜厚とする必要がある。この実施の形態では、研磨後の設定膜厚(=300nm)に表面段差(=100nm)+100nmを加算して、上述したように、第3のマスク層31を500nmの膜厚に成膜している。

【0076】第2の実施の形態では、第2のマスク層15は $y=100\text{ nm}$ の厚さに形成されていることから、研磨した後における第3のマスク層31の膜厚下限値は $z \geq 100\text{ nm}$ となる。一方、第1の絶縁膜12の膜厚 a は500nmである。また、バリア層11は窒化シリコン膜で $b'=50\text{ nm}$ の厚さに形成されていることから、窒化シリコン膜に対する酸化シリコン膜のエッチング選択比を10とすれば、バリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b は500nmとなる。したがって、第1の絶縁膜12の膜厚 a とバリア層11を酸化シリコン膜のエッチング量に換算した膜厚 b との和は1000nmになり、それから第1のマスク層14の膜厚 $y=200\text{ nm}$ を引くと、研磨した後における第3のマスク層15の膜厚上限値は $z \leq 800\text{ nm}$ となる。

【0077】よって、研磨した後における第3のマスク

層31は、100nm以上800nm以下の膜厚 z に形成される必要がある。望ましくは、第3のマスク層31は、第1の絶縁膜12の膜厚 a から第1のマスク層14の膜厚 x を引いた値(例えば300nm)に形成されることが好ましい。

【0078】次に、図2の(4)に示すように、レジスト塗布技術によって、上記第3のマスク層31上にレジスト膜17を形成する。そしてリソグラフィ技術によって、上記レジスト膜17に接続孔を形成するための開口部18を形成する。なお、レジスト膜17を形成する前に、上記第3のマスク層31表面に反射防止膜(図示せず)を形成しておくことが好ましい。この反射防止膜を有機材料で形成することにより、後の工程でレジスト膜17が除去される際にそれとともに反射防止膜も除去される。この反射防止膜が有機以外の材料で形成されている場合には、レジスト膜17が除去された後、例えばエッチング等により選択的に反射防止膜を除去してもよい。

【0079】次に、図2の(5)に示すように、上記レジスト膜17をマスクに用いて、エッチング技術によって、上記酸化シリコン膜からなる上記第3のマスク層31と上記第1のマスク層14を例えば異方性エッチングして上記開口部18が延長形成してなる接続孔パターン19を形成する。

【0080】上記酸化シリコン膜からなる上記第3のマスク層31および第1のマスク層14のエッチング条件は、一例として、マグネトロン型エッチング装置を用い、エッチングガスに、オクタフルオロシクロブタン(C_4F_8) (供給流量を例えば $20\text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200\text{ cm}^3/\text{min}$) および酸素(O_2) (供給流量を例えば $10\text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を10Pa、基板温度を 0°C に設定した。

【0081】さらに図2の(6)に示すように、上記第3のマスク層31と上記第1のマスク層14をマスクに用いてエッチングを進め、有機膜からなる第2の絶縁膜13に上記接続孔パターン19を延長形成する。このエッチングは、酸化シリコン膜からなる上記第3のマスク層31と第1のマスク層14とをエッチングマスクに用いて有機膜からなる第2の絶縁膜13をエッチングするため、酸化シリコン膜からなる第1の絶縁膜12はエッチングストップとして機能する。またこのエッチングでは、上記レジスト膜17〔前記図2の(5)参照〕もエッチングされて除去されるので、レジスト膜17のみを除去するためのエッチングプロセスは必要としない。

【0082】上記有機膜(第2の絶縁膜13、レジスト膜17)のエッチング条件の一例としては、例えばECREッチング装置を用い、エッチングガスに、アンモニア(NH_3) (供給流量を例えば $100\text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を3Pa、基板温

度を -20°C に設定した。

【0083】次いで、図2の(7)に示すように、前記第2のマスク層15をエッチングマスクに用いて配線溝パターン16を上記第1のマスク層14に延長形成するとともに、第2の絶縁膜13をエッチングマスクに用いて上記第1の絶縁膜12に接続孔21を形成する。このエッチングでは、上記第3のマスク層31〔前記図2の(6)参照〕が形成されていたので、接続孔21の形成および配線溝パターンの形成を行うエッチング全てが第2のマスク層15に加わらない。すなわち、エッチング初期では第3のマスク層31にエッチングが加わり、第3のマスク層31がエッチング除去された後に、第2のマスク層15がエッチングマスクとなるので、第2のマスク層15が過剰にエッチングされることが無くなる。すなわち、このエッチングでは、第2のマスク層15には200nmの厚さの酸化シリコン膜をエッチングするだけのオーバエッチングがかかるだけである。そのため、配線溝パターン16の周辺部における第2のマスク層15のいわゆる肩落ちは生じても配線溝パターン16が後退して、配線溝パターン16が拡大されることはない。

【0084】さらに図2の(8)に示すように、酸化シリコン膜からなる上記第2のマスク層15および上記第1のマスク層14をエッチングマスクに用いて、上記第2の絶縁膜13に配線溝22を形成する。

【0085】さらに、図2の(9)に示すように、第1の絶縁膜12をエッチングマスクに用いて接続孔21の底部に露出している窒化シリコン膜からなるバリア層11をエッチングによって除去する。このとき、窒化シリコン膜からなる第2のマスク層15〔前記図2の(8)参照〕も同時に除去する。この窒化シリコン膜のエッチング条件の一例としては、例えばマグネトロン型エッチング装置を用い、エッチングガスに、トリフルオロメタン(CHF_3) (供給流量を例えば $20\text{ cm}^3/\text{min}$)、アルゴン(Ar) (供給流量を例えば $200\text{ cm}^3/\text{min}$) および酸素(O_2) (供給流量を例えば $10\text{ cm}^3/\text{min}$)を用い、エッチング雰囲気圧力を10Pa、基板温度を 0°C に設定した。

【0086】このようにして、第2の絶縁膜13に配線溝22を形成するとともに第1の絶縁膜12に第1の配線(図示せず)に通じる接続孔21が形成される。

【0087】上記第2の実施の形態では、第3のマスク層31を成膜した後、その表面を平坦化していることから、第3のマスク層31に形成する接続孔パターン19を形成するためのレジストプロセスのパターニング精度を向上させることが可能になる。すなわち、レジスト膜17に形成される開口部18のパターニング精度(露光精度)を向上させることが可能になる。

【0088】また、反射防止膜を形成する場合には、反射防止膜を平坦面に形成することが可能になるので、均

一な膜厚に反射防止膜を成膜することが可能になり、露光における解像度を高めることができる。そのため、高精度な加工が可能になり、配線溝に対する接続孔の位置精度を高めることが可能になる。それによって、配線信頼性をさらに高めることも可能になる。

【0089】また、アルゴンフッ素エキシマレーザ露光装置のかわりに、クリプトンフッ素エキシマレーザ露光装置を用いることで、同じ集積度の半導体装置をより低コストの技術で製造することが可能になる。

【0090】また、上記第2の実施の形態における各構成部品は、前記第1の実施の形態で説明したのと同様の機能を果たす。また、第3のマスク層31の表面を平坦化した後における第3のマスク層31の膜厚は、前記第1の実施の形態で説明したのと同様である。

【0091】次に、図示はしないが、上記各実施の形態で形成した配線溝22および接続孔21の各内部に溝配線およびプラグを形成する一例を以下に説明する。

【0092】化学的気相成長法によって、上記配線溝22および接続孔21の各内面に、銅の拡散を防止するバリア層を例えば窒化タングステン膜で形成する。上記窒化タングステン膜の成膜条件の一例としては、原料ガスに、六フッ化タングステン (WF_6) と窒素 (N_2) と水素 (H_2) との混合ガス (供給流量を例えば 0.25 ml/min) を用い、成膜雰囲気圧力を 3 Pa 、成膜温度を 350°C に設定する。

【0093】次いで、化学的気相成長法もしくは無電解めっき法のようなコンフォーマルに成膜することが可能な成膜方法によって、上記配線溝22および接続孔21の各内面に上記バリア層を介して銅を堆積してめっきシード層を形成する。めっきシード層の膜厚は、後の工程で行われる電解めっきの際に、めっきシード層が完全に溶解しない厚さとして、例えば 10 nm ～ 50 nm 程度の厚さとする。

【0094】上記めっきシード層を無電解めっきで成膜するには、まず被めっき表面に触媒能力を有する金属を析出させることにより触媒活性化処理を行う。具体的には、例えば、被めっき表面を塩化パラジウム (例えば 0.1 g/L ～ 0.5 g/L) と塩化第1スズ (例えば 1 g/L ～ 25 g/L) と塩酸 (例えば 100 mL/L ～ 300 mL/L) との水溶液 (液温は例えば 15°C ～ 60°C) に2分～5分間さらすキャタリスティング処理を行い、その後、塩酸 (例えば 100 mL/L) に1分～3分浸漬することで、塩化第1スズを除去して、被めっき表面に触媒能力を有する金属としてパラジウムを析出させるアクセラレータ処理を行う。

【0095】次いで、無電解めっき法により被めっき表面となるバリア層の表面に銅からなる上記めっきシード層を析出させる。この無電解めっき条件の一例としては、塩化銅 (II) ($CuCl_2$) (例えば 0.05 mol/L)、硝酸コバルト ($Co(NO_3)_2$) (例えば

0.15 mol/L)、エチレンジアミン (例えば 0.6 mol/L)、アスコルビン酸 (例えば 0.01 mol/L) および界面活性剤等からなるめっき液を用い、めっき液の温度を例えば 50°C 、めっき液のpHを例えば6.75に設定して、例えば 30 nm の厚さになるようにめっき時間を2分に設定した。

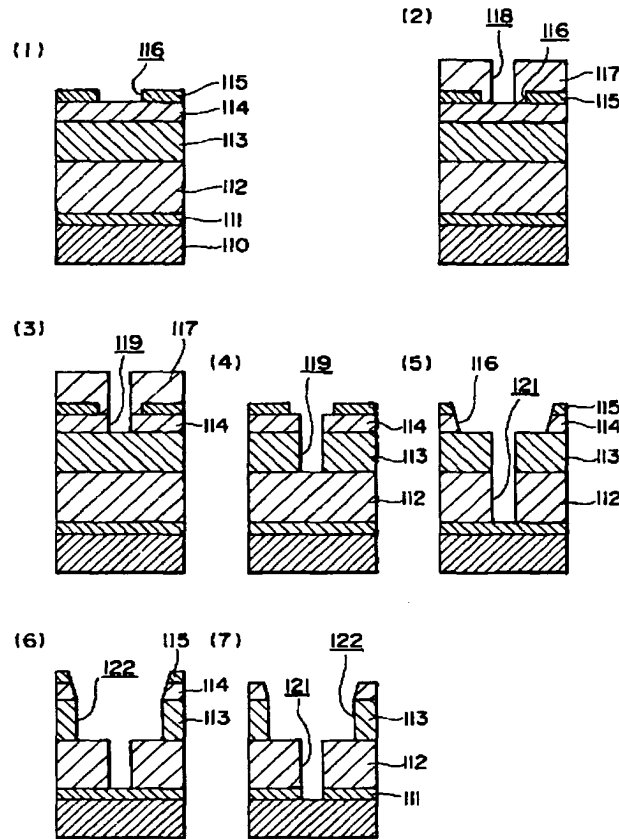
【0096】また、上記めっきシード層を銅の化学的気相成長法により成膜することも可能である。この場合の成膜条件の一例としては、原料ガスにヘキサフルオロ・アセチルアセトネート銅・トリメチル・ビニルシラン ($(hfac)Cu(TMVS)$) を用い、供給流量を例えば $0.25\text{ cm}^3/\text{min}$ 、成膜温度を 150°C ～ 300°C に設定する。

【0097】次いで、例えば銅の電解めっき法によって、配線溝22および接続孔21の各内部を銅からなる金属めっき層で埋め込む。その際、絶縁膜上にもバリア層およびめっきシード層を介して金属めっき層が堆積される。この金属めっき層を形成する場合の電解めっき条件としては、一例として、めっき液に硫酸銅系銅電解めっき液を用い、めっき温度を 18°C 、めっき電流値を 2.83 A 、めっき時間を4分30秒に設定し、 $1.0\text{ }\mu\text{m}$ の厚さに銅を堆積した。

【0098】その後、例えば化学的機械研磨によって、絶縁膜上の余剰な配線形成層 (余剰な、金属めっき層、めっきシード層、バリア層等) を除去する。上記化学的機械研磨条件の一例としては、研磨パッドに不織布と独立発泡体との積層構造のものを用い、研磨スラリーに過酸化水素を添加したアルミナ含有スラリーを用い、スラリーの供給流量を $100\text{ cm}^3/\text{min}$ 、スラリーの温度を 25°C ～ 30°C 、研磨圧力を 98 Pa 、研磨定盤の回転数を 30 rpm 、研磨ヘッドの回転数を 30 rpm に設定した。なお、上記バリア層 (窒化タングステン膜) は研磨液中に含まれている過酸化水素水によってエッチング除去される。その結果、接続孔21内にバリア層を介してプラグが配線形成層で形成され、その上部の配線溝22内にプラグに接続する溝配線が配線形成層で形成される。

【0099】上記各実施の形態では、第1の絶縁膜12を酸化シリコン膜で形成し、第2の絶縁膜13を有機絶縁膜で形成し、第1のマスク層14を酸化シリコン膜で形成し、第2のマスク層15を窒化シリコン膜で形成している。上記酸化シリコン膜としては、比誘電率が4.0程度のノンドーブトシリケートガラス (NSG)、リンシリケートガラス (PSG)、ホウ素リンシリケートガラス (BPSG) や、比誘電率が3.5程度のフッ素シリケートガラス (FSG) 等を用いることができる。上記有機絶縁膜には、一例として、比誘電率が2.7程度のポリアリアルエーテルを用いる。有機絶縁膜は酸化シリコン膜と比較して誘電率が低いため、配線の寄生容量が減少して信号遅延を低減することができる。そのた

【図3】



フロントページの続き

Fターム(参考) 5F004 BA13 BA14 DA00 DA16 DA23
 DA26 DB03 DB07 DB23 DB26
 EA06 EA07 EA22 EA23 EB01
 EB03
 5F033 HH11 HH34 JJ01 JJ11 JJ34
 KK11 MM02 MM12 MM13 NN06
 NN07 PP04 PP06 PP27 PP28
 PP33 QQ04 QQ09 QQ16 QQ25
 QQ28 QQ37 QQ48 RR04 RR06
 RR09 RR11 RR14 RR15 RR21
 SS07 SS11 SS15 SS22 TT04
 XX01 XX24